

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKÉWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 2 年 1 1 月 1 日
Date of Application:

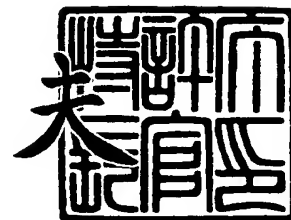
出 願 番 号 特 願 2 0 0 2 - 3 1 9 6 8 7
Application Number:
[ST. 10/C]: [J P 2 0 0 2 - 3 1 9 6 8 7]

出 願 人 株 式 会 社 荏 原 製 作 所
Applicant(s):

2 0 0 3 年 9 月 5 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康



出証番号 出証特 2 0 0 3 - 3 0 7 3 1 2 4

【書類名】 特許願

【整理番号】 021692

【提出日】 平成14年11月 1日

【あて先】 特許庁長官 殿

【国際特許分類】 G01N

【発明者】

【住所又は居所】 東京都大田区羽田旭町 1 1 番 1 号 株式会社荏原製作所
内

【氏名】 中筋 護

【発明者】

【住所又は居所】 東京都大田区羽田旭町 1 1 番 1 号 株式会社荏原製作所
内

【氏名】 佐竹 徹

【発明者】

【住所又は居所】 東京都大田区羽田旭町 1 1 番 1 号 株式会社荏原製作所
内

【氏名】 野路 伸治

【特許出願人】

【識別番号】 000000239

【氏名又は名称】 株式会社荏原製作所

【代理人】

【識別番号】 100089705

【住所又は居所】 東京都千代田区大手町二丁目 2 番 1 号 新大手町ビル 2
0 6 区 ユアサハラ法律特許事務所

【弁理士】

【氏名又は名称】 社本 一夫

【電話番号】 03-3270-6641

【選任した代理人】

【識別番号】 100080137

【弁理士】

【氏名又は名称】 千葉 昭男

【選任した代理人】

【識別番号】 100083895

【弁理士】

【氏名又は名称】 伊藤 茂

【選任した代理人】

【識別番号】 100092967

【弁理士】

【氏名又は名称】 星野 修

【選任した代理人】

【識別番号】 100093713

【弁理士】

【氏名又は名称】 神田 藤博

【選任した代理人】

【識別番号】 100093805

【弁理士】

【氏名又は名称】 内田 博

【選任した代理人】

【識別番号】 100106208

【弁理士】

【氏名又は名称】 宮前 徹

【先の出願に基づく優先権主張】

【出願番号】 特願2001-337602

【出願日】 平成13年11月 2日

【手数料の表示】

【予納台帳番号】 051806

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0201070

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 検査装置を内蔵する半導体製造装置および該製造装置を用いるデバイス製造方法

【特許請求の範囲】

【請求項 1】 ウェーハ又はマスクのための半導体製造装置であって、欠陥検査装置を内蔵することを特徴とする半導体製造装置。

【請求項 2】 前記欠陥検査装置がエネルギー線を用いた欠陥検査装置であり、該欠陥検査装置が前記半導体製造装置と一体となっていることを特徴とする請求項 1 記載の半導体製造装置。

【請求項 3】 前記半導体製造装置が、CMP（化学的機械研磨）部、洗浄部、乾燥部、前記欠陥検査装置を有する検査部、ならびに、ロード部およびアンロード部を備えて構成されており、前記検査部が、前記CMP部、前記乾燥部、および前記アンロード部のいずれか一つ又はいずれか二つあるいは三つに近接して設置されていることを特徴とする請求項 1 または 2 記載の半導体製造装置。

【請求項 4】 前記半導体製造装置が、メッキ部、洗浄部、乾燥部、前記欠陥検査装置を有する検査部、ならびに、ロード部およびアンロード部を備えて構成されており、前記検査部が、前記メッキ部、前記乾燥部および前記アンロード部のいずれか一つ又はいずれか二つあるいは三つに近接して設置されていることを特徴とする請求項 1 または 2 記載の半導体製造装置。

【請求項 5】 前記欠陥検査装置が電子線欠陥検査装置であり、前記半導体製造装置には洗浄装置及び乾燥装置が組み込まれていることを特徴とする請求項 1 ないし 4 のいずれか記載の半導体製造装置。

【請求項 6】 前記電子線欠陥検査装置が差動排気システムを備えていることを特徴とする請求項 5 記載の半導体製造装置。

【請求項 7】 試料表面の電子線照射領域を前記差動排気システムにより減圧するようになされていることを特徴とする請求項 6 記載の半導体製造装置。

【請求項 8】 前記欠陥検査装置が走査型電子顕微鏡（SEM）方式の電子線欠陥検査装置であることを特徴とする請求項 5 乃至 7 のいずれか記載の半導体製造装置。

【請求項 9】 前記電子線欠陥検査装置に用いられる一次電子線が複数の電子線で構成されており、試料からの二次電子は、 $E \times B$ フィルタ（ウィーンフィルタ）により一次電子線の光軸から分離されて複数の電子線検出器で検出されるようになされていることを特徴とする請求項 8 記載の半導体製造装置。

【請求項 10】 前記欠陥検査装置が写像投影型電子顕微鏡方式の電子線欠陥検査装置であることを特徴とする請求項 5 乃至 7 のいずれか記載の半導体製造装置。

【請求項 11】 前記電子線欠陥検査装置に用いられる一次電子線が複数の電子線で構成されており、該複数の電子線は走査しながら試料に照射され、試料からの二次電子は、 $E \times B$ フィルタ（ウィーンフィルタ）により一次電子線の光軸から分離されて二次元又はラインイメージセンサで検出されるようになされていることを特徴とする請求項 10 記載の半導体製造装置。

【請求項 12】 LaB_6 電子銃から放出された電子線を整形して試料に照射し、該試料から出てきた電子線を写像投影型電子顕微鏡方式の光学系で画像形成する欠陥検査装置である電子線装置であって、ロード・アンロード用のロードロック室を備えており、前記 LaB_6 電子銃が空間電荷制限条件で動作するようになされていることを特徴とする電子線装置。

【請求項 13】 前記試料から出てくる電子線が反射電子又は透過電子であることを特徴とする請求項 12 記載の電子線装置。

【請求項 14】 写像投影された試料像を蛍光板で光学像に変換し、該光学像を FOP またはレンズ系によって TDI 検出器に結像させる方式であることを特徴とする請求項 12 記載の電子線装置。

【請求項 15】 写像投影された試料像を、電子線に感度を有する TDI 検出器に結像させる方式であることを特徴とする請求項 12 記載の電子線装置。

【請求項 16】 前記試料が静電チャックで試料台に固定されるようになされており、該試料台の位置を計測するためのレーザ干渉計が設けられており、前記試料は前記ロードロック室でも静電チャックで固定されるようになされていることを特徴とする請求項 12 記載の電子線装置。

【請求項 17】 請求項 1 ないし 16 のいずれか 1 項記載の欠陥検査装置を

用いてプロセス途中のウェーハを検査することを特徴とする半導体デバイス製造方法。

【請求項 18】 一つのプロセス終了後のウェーハ又はマスクの欠陥検査および欠陥解析を行ない、その結果をプロセス工程にフィードバックさせることを特徴とするデバイス製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、ウェーハ等の試料をリソグラフィー、成膜（CVD、スパッタ、メッキ）、酸化、不純物ドーピング、エッチング、平坦化、洗浄、乾燥等の半導体プロセス処理を行うとともに、これらの処理後のウェーハ等の試料における高密度パターンの形状観察や欠陥検査を高精度・高信頼性で行う装置、及び該装置を用いてデバイス製造プロセス途中のパターン検査を行う半導体デバイス製造方法に関するものである。

【0002】

本発明はさらに、半導体デバイス製造用のマスクの欠陥検査を行なう装置に関する。

【0003】

【従来の技術】

従来、各々の半導体製造装置と、形状観察装置又は欠陥検査装置とは、別々の独立した装置（スタンドアロン装置）として製作され、ラインの中でも別々に配置されていた。このために、一つの半導体プロセス処理が済んだウェーハ等の試料はカセットに入れて、何らかの輸送手段により一つの半導体製造装置から直接に、又は洗浄・乾燥装置を経て、検査装置へと運ぶ必要があった。

【0004】

また、ステンシルマスクを高精度で検査するのに電子線を用いる場合は、細かい電子線でマスクの裏側から電子線を走査させ、透過電子を検出して検査を行なうようにしていた。

【0005】

【発明が解決すべき課題】

上記のように各装置を配置構成した場合、各装置間に試料輸送手段が必要となり、また、各装置ごとに試料をカセットに対して出し入れするロード手段およびアンロード手段が必要となる。このため、装置設置面積を多く必要とし、装置の総合費用も多くなり、またウェーハ等の試料の汚染の確率も多いという問題があった。

【0006】

また、上記マスクの検査では細い電子線を用いるので、スループットが著しく小さくなるという問題があった。

本発明は、上記問題を解決するためのもので、各装置間の輸送手段を省き、各装置のロード手段およびアンロード手段を共有化することによって、装置設置面積を減少させ、装置の総費用を低減し、更に試料汚染の確率を低減させ、プロセスの歩留まりを向上させることのできる半導体製造装置を提供し、さらには、高スループットでステンシルマスクの欠陥検査を行なう装置および方法を提供することを目的としている。

【0007】**【課題を解決するための手段】**

前記課題を解決するため、本願の請求項 1 に記載の発明は、ウェーハ等の試料のための半導体製造装置において、欠陥検査装置を内蔵することを特徴とする。

【0008】

この発明によれば、半導体製造装置の中に欠陥検査装置を内蔵するため、ロード部により取り入れられたウェーハ等の試料は、一つの製造工程が終了した後、前記装置内で欠陥検査装置へと移動され、欠陥検査装置で検査後、アンロード部から取り出される。したがって、ロード部とアンロード部とは、これまでそれぞれの装置の数だけの組数が必要であったが、本発明によればこれを一組にすることができる。また、半導体製造装置と欠陥検査装置の間のウェーハ等の試料輸送装置も省略することができる。したがって、装置の設置床面積を減少でき、また、装置の総費用を低減し、更にウェーハ等の試料の汚染の確率を低減させ、プロセスの歩留まりを向上できる。

【0009】

本願の請求項2に記載の発明は請求項1記載の半導体製造装置において、欠陥検査装置がエネルギー線を用いた欠陥検査装置であり、前記半導体製造装置と一体となっていることを特徴とした。

【0010】

本願の請求項3に記載の発明によれば、請求項1または2記載の半導体製造装置において、該装置の構成をCMP（化学的機械研磨）部、洗浄部、乾燥部、前記検査装置を有する検査部、ならびに、ロード部およびアンロード部を備えて構成されるものとし、さらに検査部がCMP部、乾燥部、アンロード部のいずれか一つ又はいずれか二つあるいは三つに近接して設置されていることを特徴とした。

【0011】

この発明によれば、装置全体の設置面積が縮小化でき、また、平坦化処理、洗浄、乾燥、検査の4機能を1台の装置で行うことが可能になり、さらに、主要素部分を近接化したために、より効率を高めることができ、更に設置床面積を減少できた。

【0012】

本願の請求項4に記載の発明によれば、請求項1または2記載の半導体製造装置において、該装置の構成をメッキ部、洗浄部、乾燥部、前記欠陥検査装置を有する検査部ならびにロード部およびアンロード部を備えて構成されるものとし、さらに検査部が、メッキ部、乾燥部およびアンロード部のいずれか一つ又はいずれか二つあるいは三つに近接して設置されていることを特徴とした。この発明によれば、メッキ装置においても前記CMPの場合と同様の効果が得られる。

【0013】

本願の請求項5に記載の発明は、請求項1ないし4のいずれか記載の半導体製造装置において、欠陥検査装置が電子線検査装置であり、前記半導体製造装置には洗浄装置及び乾燥装置が組み込まれていることを特徴とする。

【0014】

この発明によれば、ウェーハ等の試料は欠陥検査装置において、より高分解能

の検査が可能になり、ビアや配線等の断線や導通不良等の電氣的欠陥の検査が可能となる。また、洗浄装置及び乾燥装置を内部に組み込むことにより、従来は独立したスタンドアロン装置として設置されていた洗浄・乾燥装置に伴うロード部およびアンロード部の省略や、試料輸送装置の省略ができるので、装置の設置床面積を減少でき、また、装置の総費用を低減し、更にウェーハ等の試料の汚染の確率を低減させ、プロセスの歩留まりを向上させることができる。

【0015】

上記欠陥検査装置は、エネルギー線を用いた欠陥検査装置とすることができ、該欠陥検査装置は、上記半導体製造装置と一体とすることができる。エネルギー粒子線またはエネルギー線という概念は、電子線、X線、X線レーザ、紫外線、紫外線レーザ、光電子および光を含む。また、かかるエネルギー粒子線またはエネルギー線を利用した欠陥検査装置は、少なくとも、エネルギー粒子照射部と、エネルギー粒子検出部と、情報処理部と、X-Yステージと、資料載置台とを備えている。

【0016】

本願の請求項6に記載の発明によれば、請求項5記載の半導体製造装置において、電子線欠陥検査装置は差動排気システムを備えていることを特徴とした。

この発明によれば、電子線装置の試料ステージの周りの空間を真空排気する必要が無くなり、またそのステージ空間前後のロードロック機構を省略して、ウェーハ等の試料を搬送することが可能になる。

【0017】

本願の請求項7記載の発明によれば、請求項6記載の半導体製造装置において、試料表面の電子線照射領域を前記差動排気システムにより減圧することを特徴とした。

【0018】

この発明によれば、試料表面の電子線照射領域だけを排気することにより、より効率の良い排気システムを構成できる。

本願の請求項8記載の発明によれば、請求項5ないし7のいずれか記載の半導体製造装置において、欠陥検査装置は走査型電子顕微鏡（SEM）方式の電子線

欠陥検査装置であることを特徴とした。

【0019】

また、本願の請求項9記載の発明は、請求項8記載の半導体製造装置において、前記電子線欠陥検査装置に用いる一次電子線が複数の電子線で構成され、試料からの二次電子はE×Bフィルタ（ウィーンフィルタ）により一次電子線の光軸から分離され、複数の電子線検出器で検出されるようになされていることを特徴とした。

【0020】

本願の請求項10記載の発明は、請求項5ないし7のいずれか記載の半導体製造装置において、前記欠陥検査装置は写像投影型電子顕微鏡方式の電子線欠陥検査装置であることを特徴とした。

【0021】

また本願の請求項11の発明は、請求項10記載の半導体製造装置において前記電子線欠陥検査装置に用いられる一次電子線が複数の電子線で構成され、該複数の電子線は走査しながら試料に照射され、試料からの二次電子はE×Bフィルタ（ウィーンフィルタ）により一次電子線の光軸から分離されて2次元又はラインイメージセンサで検出されるようになされていることを特徴とした。

【0022】

この発明により、電子線量及び2次電子光学系の分解能を向上させることができ、従ってスループットを向上させることができる。

本願の請求項12記載の発明によれば、LaB₆電子銃から放出された電子線を整形して試料に照射し、試料から出てきた電子線を写像投影型電子顕微鏡方式の光学系で画像形成する欠陥検査装置であって、ロード・アンロード用のロードロック室を備え、前記LaB₆電子銃が空間電荷制限条件で動作するようになされていることを特徴とする電子線装置が提供される。

【0023】

本願の請求項13記載の発明は、請求項12記載の電子線装置において、前記試料から出てくる電子線が反射電子又は透過電子であることを特徴とした。

本願の請求項14記載の発明は、請求項12記載の電子線装置において、写像

投影された試料像を蛍光板で光学像に変換し、該光学像を F O P またはレンズ系によって T D I 検出器に結像させる方式であることを特徴とした。

【0024】

本願の請求項 15 記載の発明は、請求項 12 記載の電子線装置において、写像投影された試料像を、電子線に感度を有する T D I 検出器に結像させる方式であることを特徴とした。

【0025】

本願の請求項 16 記載の発明は、請求項 12 記載の電子線装置において、前記試料が静電チャックで試料台に固定され、該試料台の位置を計測するためのレーザ干渉計が設けられ、前記試料が前記ロードロック室でも静電チャックで固定されるようになされていることを特徴とした。

【0026】

本願の請求項 17 の発明は、半導体デバイス製造方法において、請求項 1 ないし 16 のいずれか 1 項記載の欠陥検査装置を用いてプロセス途中のウェーハを検査することを特徴とした。

【0027】

この発明により、プロセスの歩留まりを大きく向上させることができる。

本願の請求項 18 記載の発明は、デバイス製造方法であって、一つのプロセス終了後のウェーハ又はマスクの欠陥検査欠陥解析を行ない、その結果をプロセス工程にフィードバックさせることを特徴とした。

【0028】

【発明の実施の形態】

第 1 図は本発明の半導体製造装置の例である、検査装置を内蔵する化学的機械研磨（CMP：Chemical Mechanical Polish）装置 100 の構成を説明する図である。主な構成要素は、ロードユニット 21 を備えるロード部 1、CMP ユニット 22 を備える CMP 部 2、洗浄ユニット 23 を備える洗浄部 3、乾燥ユニット 24 を備える乾燥部 4、検査ユニット 25 を備える検査部 5、アンロードユニット 26 を備えるアンロード部 6 であり、これらが機能的に配置され、一体化された装置となっている。即ち、図 1 は各部が機能的に配置された本発明の 1 例を示

している。また、図には示されていないが要所要所にはウェーハ等の試料のための搬送機構や、位置合わせ機構等が設けられている。ロード部 1 およびアンロード部 6 には、図示されていないが、ミニエンバイロメント機構（清浄化装置によりクリーン化した空気または窒素等のガスをダウンフローで循環させてウェーハ等の試料の汚染を防ぐ機構）が備えられている。試料搬送機構等には試料を固定する為に通常必要とされる、真空チャック機構、静電チャック機構、あるいはメカニカルな試料固定機構が備えられているが、図からは省略している。前記ロード部 1 およびアンロード部 6 は、独立して設ける必要は無く、一室、一基の搬送装置で済ませることもできる。一般に、前記ロード部 1、アンロード部 6 および制御パネル（図示されていない）を図 1 のように一方向からアクセス（操作）できるように配置し、スルー・ザ・ウォール方式（試料出し入れ機構及び制御部だけを、よりクリーン度の高い部屋に設置し、一方、発塵しやすい装置本体をよりクリーン度の低い場所に設置して両者の空間の境界を壁で仕切り、クリーン度の高い部屋の負荷を低減させる方式）とすることが望ましい。

【0029】

図 2 は本発明の工程例を示す。ウェーハ等の試料は、通常、カセットに入った状態で、前工程 107 より試料輸送工程 108 により運ばれ、ロード部 1 にてカセットから取り出されて CMP 部 2 に挿入され（試料ロード工程 101）、CMP 部 2 で平坦化処理が行われ（CMP 工程 102）、次に洗浄部 3 での洗浄工程 103、乾燥部 4 での乾燥工程 104 を経て検査部 5 へと移動される。検査部 5 では形状検査や欠陥検査が行われ（検査工程 105）、アンロード部 6 を経てカセット内へ移動され（試料アンロード工程 106）、その後、試料輸送工程 108 により、カセットごと次の処理工程 109、例えば露光工程等へ送られる。

【0030】

図 2 の工程において、検査工程 105 が不要な試料については、A ラインのように検査工程 105 を通さずに、洗浄・乾燥処理後は直接アンロード工程 106 に送られる。また、同様に B ラインのように CMP 工程 102、洗浄工程 103 および乾燥工程 104 をパスすることも可能である。

【0031】

従来のウェーハ処理工程（図3に示す）では、CMP平坦化処理、洗浄・乾燥処理および検査処理が、それぞれ別個独立の（スタンドアロン）CMP装置11、洗浄・乾燥装置12、検査装置13（図3に示す）により行われていた。これらそれぞれの装置にロード部1およびアンロード部6が備えられるので、かかる従来の配置構成では合計3組のロード部およびアンロード部を備えていたことになる。また、試料を輸送する装置108も各装置間に備えられる。

【0032】

従来のウェーハ処理工程を図4に示す。ウェーハ等の試料は、通常カセットに入った状態で、前工程107から試料輸送工程108により運ばれ、ロード部1を経てCMP部2に挿入され（試料ロード工程101）、CMP部2で平坦化処理が行われ（CMP工程102）、試料アンロード工程106、試料輸送工程108、試料ロード工程101を経、その後洗浄工程103、乾燥工程104の後、試料アンロード工程106、試料輸送工程108を経て検査装置13へと輸送される（ラインC）。試料は、ロード部1を経て（ロード工程101）、検査部13で形状検査や欠陥検査が行われる（検査工程105）。その後、試料は、検査装置13のアンロード部6を経てカセット内へ輸送され（試料アンロード工程106）、その後、試料輸送工程108によりカセットごと次の処理工程109、例えば露光工程等へ送られる（ラインD）。通常、検査処理は時間が多くかかるため、CMP・洗浄・乾燥処理後の全てのウェーハを検査するわけではなく、抜き取りで検査を行う。即ち図4のEで示すラインを通る。

【0033】

図2と図4を比較すると明らかなように、従来の方法に比べて本発明では、工程の数を2/3に減少でき、その分、時間を10%短縮でき、また装置の設置面積を20%縮小できた。また装置の製造コストを15%下げることが出来た。

【0034】

以上、本発明の半導体製造装置の一例として、欠陥検査装置を内蔵したCMP装置について述べてきたが、他の装置であるリソグラフィー、成膜（CVD、スパッタ、メッキ）、酸化、不純物ドーピング、エッチング等の処理を行う他の半導体製造装置についても同様に欠陥検査装置を内蔵した構成にすることができる。

【0035】

図5は本発明の第二の実施形態である半導体製造装置に含まれるところの、差動排気機構を備えた電子線方式欠陥検査装置の説明図である。図では主な構成要素である電子線欠陥検査装置鏡筒51、差動排気部52、ガードリング54、移動ステージ55、のみを示しており、その他の制御系、電源系、排気系等は省略している。試料となるウェーハ53は移動ステージ55の上に固定され、周囲をガードリング54で囲われている。ガードリング54はウェーハ53と同じ高さ(厚さ)になっており、差動排気部52の先端とウェーハ53およびガードリング54との間の微少隙間57が、ステージ移動中にも変わらないように考慮されている。移動ステージ55上の、ガードリング54およびウェーハ53に占められる場所以外の場所も、ウェーハと同じ高さになっている。ウェーハの搭載/除去は、ステージ55上のウェーハ交換位置56の中心が検査装置の中心に一致する位置で行われる。ウェーハの除去の方法は、移動ステージ55の上下動ピン3本によりウェーハを持ち上げ、その下にサイドから搬送ロボットのハンドを差込み、更に持ち上げてウェーハをキャッチし、搬送するという手順で行われる。ウェーハ搭載の場合は除去の場合と逆の手順で行なわれる。

【0036】

図6は図5の差動排気部52の説明図である。差動排気部52の差動排気ボディ(52-3)には、同心円状に排気口I(52-1)及び排気口II(52-2)が設けられており、排気口Iは広帯域のターボ分子ポンプで排気され、排気口IIはドライポンプで排気される。図では示されていないが、電子線202の出口(二次電子入口)は $\phi 1\text{ mm}$ 、長さ 1 mm の穴形状となっており、コンダクタンスを小さくしている。微少隙間57はステージ55の高さを制御することにより、通常 0.5 mm 以下(望ましくは 0.1 mm 以下)に保たれる。本差動排気部に排気速度 $1000\text{ リットル}/\text{min}$ のドライポンプ及び、排気速度 $1000\text{ リットル}/\text{s}$ のターボ分子ポンプを接続して排気した結果、電子線照射部で 10^{-3} Pa オーダー、鏡筒内部の電子線出口近傍で 10^{-4} Pa オーダーの圧力が得られた。

【0037】

図7は第三の実施例を説明する図である。電子線欠陥検査装置として写像投影型電子ビーム検査装置を用いた例である。本図では差動排気部は省略している。電子銃201から放出された一次電子線202は矩形開口で整形され、2段のレンズ203、204でE×Bフィルタ205の偏向中心面に0.5mm×0.125mm角に結像される。E×Bフィルタ205はウィーンフィルターとも呼ばれ、電極206および磁石207を有し、電界と磁界を直交させた構造を有し、一次電子線202を35度に曲げて試料方向（試料に垂直な方向）に向け、一方、試料からの二次電子線を直進させる機能を持つ。E×Bフィルタ205で偏向された一次電子線202はレンズ208、209で2/5に縮小され、試料210に投影される。試料210から放出された、パターン画像の情報を持った二次電子211は、レンズ209、208で拡大された後、E×Bフィルタ205を直進し、レンズ212、213で拡大され、MCP（マイクロチャンネルプレート）215で1万倍に増感されて、蛍光部216により光に変換され、リレー光学系217を経てTDI-CCD218で試料のスキャン速度に同期された電気信号となり、画像表示部219で連続した画像として取得される。さらにこの画像は、オンタイムで複数のセル画像との比較および、複数のダイ画像との比較を行うことにより、試料表面（例えばウェーハ等）の欠陥を検出する。さらに、検出された欠陥の形状等の特徴、位置座標および数を記録し、CRT上などに出力する。一方、試料基板として、酸化膜や窒化膜といった表面構造の違いや、異なる工程後ごとにそれぞれの試料基板に対して適当な条件を選定し、その条件に従って電子線を照射して、最適な照射条件で照射を行った後、電子線による画像を取得し、欠陥を検出する。

【0038】

図8は本発明に係る装置の第四の実施形態の構成を概略的に示す図である。電子銃1から放出された4本の一次電子線302（302A、302B、302C、302D）は開口絞り303で整形され、2段のレンズ304、305で、E×Bフィルタ307の偏向中心面に、10μm×12μmの楕円状に結像され、図の紙面に垂直な方向に沿って、偏向器306によりラスタースキャンされ、全体として1mm×0.25mmの矩形領域を均一にカバーするように照射され

る。E×Bフィルタ307で偏向された4本の一次電子線302は、NA絞り308でクロスオーバーを結び、レンズ309で1/5に縮小され、試料（ウェーハ）310に、 $200\mu\text{m} \times 50\mu\text{m}$ をカバーし且つ試料にはほぼ垂直になるように照射・投影される。試料310から放出されたパターン画像（試料像311）の情報を持った4本の2次電子線312はレンズ309、313、314で拡大され、磁気レンズ315で試料連続移動方向とTDI-CCD319の積算段数方向との角度補正が行われ、MCP316上に全体として4本の二次電子線312が合成された矩形画像（拡大投影像318）として結像する。この拡大投影像318は、MCP316で1万倍程度に増感されて、蛍光部317により光に変換され、TDI-CCD319で試料の連続移動速度に同期された電気信号となり、画像表示部（図示されていない）で連続した画像として取得され、CRT上などに出力あるいはメモリー装置に記憶する。この像から、更にセル比較またはダイ比較等により欠陥を検出し、その位置座標、大きさ、あるいは種類などを判別して記憶、表示、出力を行う。

【0039】

本実施例の一次電子線照射方法を図9により示す。一次電子線302は4本の電子線302A、302B、302C、302Dによって構成され、それぞれのビームは $10\mu\text{m} \times 12\mu\text{m}$ の楕円状をしている。それらの電子線はそれぞれが $200\mu\text{m} \times 12.5\mu\text{m}$ の矩形領域をラスタースキャンし、それらが重なり合わないよう足し合わせて全体として $200\mu\text{m} \times 50\mu\text{m}$ の矩形領域を照射する。本実施例では一次電子線の照射むらが±3%程度、照射電流は1本の電子線当たり $250\mu\text{A}$ で試料表面で全体として、4本の電子ビームで $1.0\mu\text{A}$ を得ることができた。電子線の本数を増やすことにより、更に電流を増加でき、高スループットを得ることができる。

【0040】

図中には示していないが、本装置には、レンズの他に、制限視野絞り、電子線の軸調整のための4極またはそれ以上の極数を有する偏向器（アライナー）、非点収差補正器（ステイグメータ）、さらにビーム形状を整形する複数の4重極レンズ（4極子レンズ）など、電子線の照明、結像に必要なユニットを備えている

。

【0041】

電子線照射部は試料表面をできるだけ均一に、かつ照射むらを少なくして、矩形または楕円状に電子線で照射する必要がある、また、スループットをあげるためにはより大きな電流で照射領域を電子線照射する必要がある。従来の電子線照射系は、照射むらが大きく±10%程度であり、また、電子線照射電流は照射領域において500nA程度であった。また、走査型電子顕微鏡（SEM）方式に比べて、広い画像観察領域を一括して電子線照射するためにチャージアップによる結像障害が生じやすいという問題があったが、本方式のように複数の電子ビームを走査して試料に照射する方法により、照射むらを1/3程度に低減出来た。照射電流は試料表面で全体として、4本の電子ビームの場合で、約2倍以上の電流値を得ることができた。電子線の本数を増やすことにより、例えば16本程度には容易に増やすことが可能であり、更に高電流化でき、従って、高いスループットを得ることができる。また、比較的細いビームをラスタースキャンすることにより、試料表面のチャージが逃げやすくなるために一括照射の場合に比べてチャージアップを1/10以下に低減できた。

【0042】

以上、実施例として写像投影方式の電子線欠陥検査装置の例を示したが、走査型電子顕微鏡方式（SEM方式）等の欠陥検査装置を使用することも可能である。

。

【0043】

図10は本発明の第5の実施の形態の写像投影光学系を用いた欠陥検査装置を示す。この実施の形態では、反射電子を用いている。

電子銃601から画像表示部619までの構成部品はすべて図7のものと同様であり、したがって、図7において符号201ないし219を付された構成部品は、図10においてはそれぞれ符号601ないし619を付されている。図10の実施の形態が図7の実施の形態と異なるのは電子線の軌道のみで、2次電子の軌道620は、点線で示したように、試料610から大きい放出角で放出されて対物レンズ609の作る加速電界で軸方向に加速されるため、小さいビーム束と

なり対物レンズ 609 に入射する。一方、反射電子 621 は、放出された方向にほぼ直進するため、ビームを制限する開口 622 のアパーチャ径を大きくして十分な S/N 比の信号を得られるようにした。反射電子は、ビームのエネルギー幅 ΔV が 2 次電子に比べて小さいので、開口 622 の径が多少大きくても収差を十分小さくできる。

【0044】

図 11 は本発明の第 6 の実施の形態の写像投影光学系を用いた、ステンシルマスクの欠陥検査装置の電子光学系を示したものである。

LaB₆電子銃 711 から放出された電子はコンデンサレンズ 715 で集束され、長方形の開口 719 を一様な強度で照明する。成形開口 719 の像は照射レンズ 721 でステンシルマスク 800 に結像される。電子銃 711 とコンデンサレンズ 715 とで作られたクロスオーバ像は照射レンズ 721 で対物レンズ 731 の主面 733 に結像される。ステンシルマスク 800 でパターン化された通過電子は対物レンズ 731 と拡大レンズ 735 とで拡大され MCP 711 に結像される。MCP 711 で各画素の電子は増倍され、蛍光板 755 にステンシルマスクの拡大像を作る。ここで透過電子の透過率を 1.0 に近づければ MCP で増幅しなくても蛍光板を直接光らせて必要な信号を得ることができる。蛍光板 775 からの光は真空窓 777 から外部へ取り出され、縮小レンズ 779 で 1/2 に縮小され TDI 検出器 781 に結像される。また、蛍光板からの光をレンズ系ではなく、FOP で TDI 検出器に導いてもよい。この時さらに、蛍光体は FOP の片面に塗布しても良く、FOP は真空窓を兼ねてもよい。さらに、電子線に感度を有する TDI 検出器を用いれば、蛍光板、FOP 等を使わなくてすみ、電子光学系の拡大率も 1 に近づけられる。この像は電気信号に変換されたのち画像処理回路に入力され、それがパターンデータが収納されているデータストレージからのパターンデータと比較され、欠陥表示装置に欠陥データが出力される。

【0045】

ステンシルマスク 800 は、一軸方向に連続移動中に電子線を照射され、それによって画像取得が行なわれる。

次に本発明に係わる半導体デバイスの製造方法の実施の形態の例を説明する。

【0046】

図12は、本発明の半導体デバイスの製造方法の一例を示すフローチャートである。この例の製造工程は以下の各主工程を含む。

- ①ウェーハを製造するウェーハ製造工程（又はウェーハを準備するウェーハ準備工程）400
- ②露光に使用するマスクを製作するマスク製造工程（又はマスクを準備するマスク準備工程）401
- ③ウェーハに必要な加工処理を行うウェーハプロセッシング工程402
- ④ウェーハ上に形成されたチップを1個ずつ切り出し、動作可能にならしめるチップ組立工程403
- ⑤できたチップを検査するチップ検査工程404

なお、それぞれの工程はさらにいくつかのサブ工程からなっている。

これらの主工程の中で、半導体のデバイスの性能に決定的な影響を及ぼす主工程がウェーハプロセッシング工程である。この工程では、設計された回路パターンをウェーハ上に順次積層し、メモリやMPUとして動作するチップを多数形成する。このウェーハプロセッシング工程は以下の各工程を含む。

- ①絶縁層となる誘電体薄膜や配線部、あるいは電極部を形成する金属薄膜等を形成する薄膜形成工程（CVDやスパッタリング等を用いる）
- ②この薄膜層やウェーハ基板を酸化する酸化工程
- ③薄膜層やウェーハ基板等を選択的に加工するためのマスク（レチクル）を用いてレジストのパターンを形成するリソグラフィー工程
- ④レジストパターンに従って薄膜層や基板を加工するエッチング工程（例えばドライエッチング技術を用いる）
- ⑤イオン・不純物注入拡散工程
- ⑥レジスト剥離工程
- ⑦さらに加工されたウェーハを検査する検査工程

なお、ウェーハプロセッシング工程は必要な層数だけ繰り返し行い、設計通り動作する半導体デバイスを製造する。

【0047】

図13は、図12のウェーハプロセッシング工程の中核をなすリソグラフィー工程を示すフローチャートである。このリソグラフィー工程は以下の工程を含む。

- ①前段の工程で回路パターンが形成されたウェーハ上にレジストをコートするレジスト塗布工程500
- ②レジストを露光する露光工程501
- ③露光されたレジストを現像してレジストのパターンを得る現像工程502
- ④現像されたレジストパターンを安定化させるためのアニール工程503

以上の半導体デバイス製造工程、ウェーハプロセッシング工程、リソグラフィー工程については、周知のものであり、これ以上の説明を要しないであろう。

【0048】

上記⑦の検査工程に本発明に係る欠陥検査方法、欠陥検査装置を用いると、微細なパターンを有する半導体デバイスでも、スループットよく検査ができるので、全数検査が可能となり、製品の歩留まり向上、欠陥製品の出荷防止が可能となる。

【0049】

図14は本発明の装置を用いたプロセスの方法の実施例である。前工程から流れてきたウェーハはロットウェーハとパイロットウェーハに分けられる。まずパイロットウェーハに対してプロセス処理が行なわれ、その後、欠陥検査・欠陥解析が実施される。その結果、問題があれば、プロセス条件を変更して再度プロセス処理が行なわれる。問題が無くなれば、そのプロセス条件でロットウェーハが処理され、次工程に流される。

【0050】

すなわち、処理が行なわれたウェーハの欠陥検査を行ない、その結果をプロセスにフィードバックして、より良いプロセス条件を決めればよいのである。

【0051】

【発明の効果】

本発明はCMP装置等の半導体製造装置に欠陥検査装置を組み込み一体型の装置を構成することにより、ロード、アンロード、ウェーハ輸送工程を2/3にす

ることが出来、その分CMP処理及び検査時間を10%短縮でき、また装置の設置面積を20%縮小出来た。また装置の製造コストを15%下げることができる。

【0052】

また、本発明のステンシルマスクの欠陥検査装置では、同時に2000画素の画像を取得できるので、一画素当たりの信号取得時間を100倍に増してS/N比を向上させても従来装置より20倍の高スループット化が可能である。さらに、反射電子信号を用いると表面の帯電の影響を小さくできるので、2次電子を用いるより、高スループット化が可能である。

【図面の簡単な説明】

【図1】

図1は本発明の原理を説明する構成図である。

【図2】

図2は本発明の工程例を示す図である。

【図3】

図3 従来方式の説明図である。

【図4】

図4は従来方式の工程例を示す図である。

【図5】

図5は第二の実施形態を示す図である。

【図6】

図6は差動排気部の説明図である。

【図7】

図7は第三の実施形態を示す図である。

【図8】

図8は第四の実施形態を示す図である。

【図9】

図9は図8の電子線照射方法を示す図である。

【図10】

図10は反射電子を用いる写像投影方式の電子顕微鏡の光学系の概略図である。

【図11】

図11は透過電子を用いた写像投影方式の電子顕微鏡を用いたステンシルマスクの欠陥検査装置の概略図である。

【図12】

図12はデバイス製造プロセスのフローチャートである。

【図13】

図13はリングラフィ工程のフローチャートである。

【図14】

図14は本発明の装置を用いたプロセスの方法の実施例を示すフローチャートである。

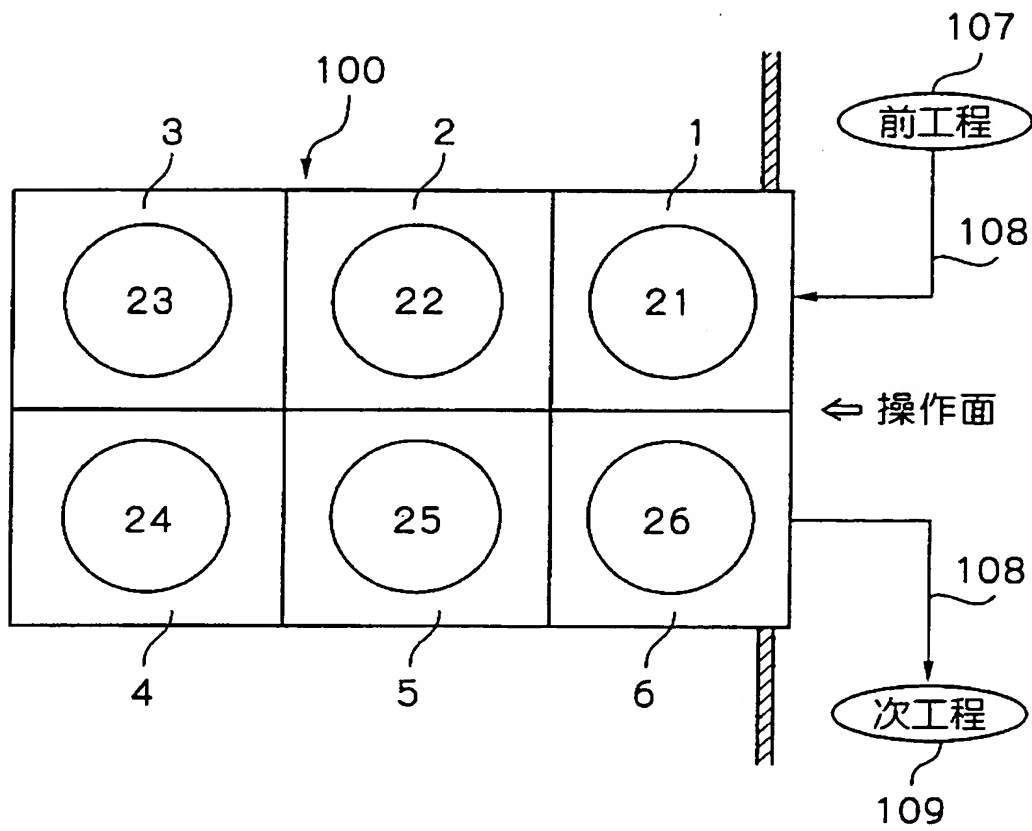
【符号の説明】

1 ロード部、2 CMP部、3 洗浄部、4 乾燥部、5 検査部、6 アンロード部、21 ロードユニット、22 CMPユニット、23 洗浄ユニット、24 乾燥ユニット、25 検査ユニット、26 アンロードユニット、100 化学的機械研磨装置、101 試料ロード工程、102 CMP工程、103 洗浄工程、104 乾燥工程、105 検査工程、106 試料アンロード工程、107 前工程、108 試料輸送工程、109 次工程、621 反射電子軌道、601 LaB₆電子銃、602 一次ビーム光軸、603 コンデンサレンズ、604 照射レンズ、605 E×B分離器、606 電磁偏向器、607 静電偏向器、608 投影レンズ、609 対物レンズ、610 試料、611 光軸、612 拡大レンズ、613 拡大レンズ、615 MCP、616 蛍光部、617 窓、618 縮小光学レンズ、619 TDI、620 2次電子軌道、711 LaB₆電子銃、715 コンデンサレンズ、721 照射レンズ、719 成形開口、731 対物レンズ、735 拡大投影レンズ、737 第1拡大像、771 MCP、775 蛍光部、779 縮小レンズ、781 TDI検出器、711a LaB₆カソード、711b ウェーネルト、711c アノード、713 成形開口、717 成形偏向器、727 検出器、725 偏向器、723 NA開口、710 照射光学系

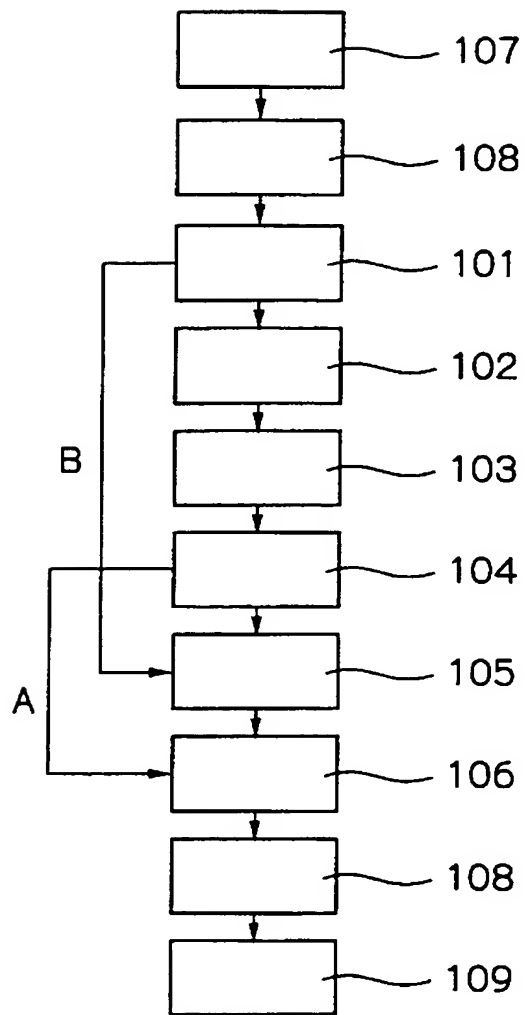
、50 ステージ、B1, B2, B5 物点、 α 開口半角、731a 第1対物レンズ、731b 第2対物レンズ、733 NA開口、735a、735b 第1及び第2拡大レンズ。

【書類名】 図面

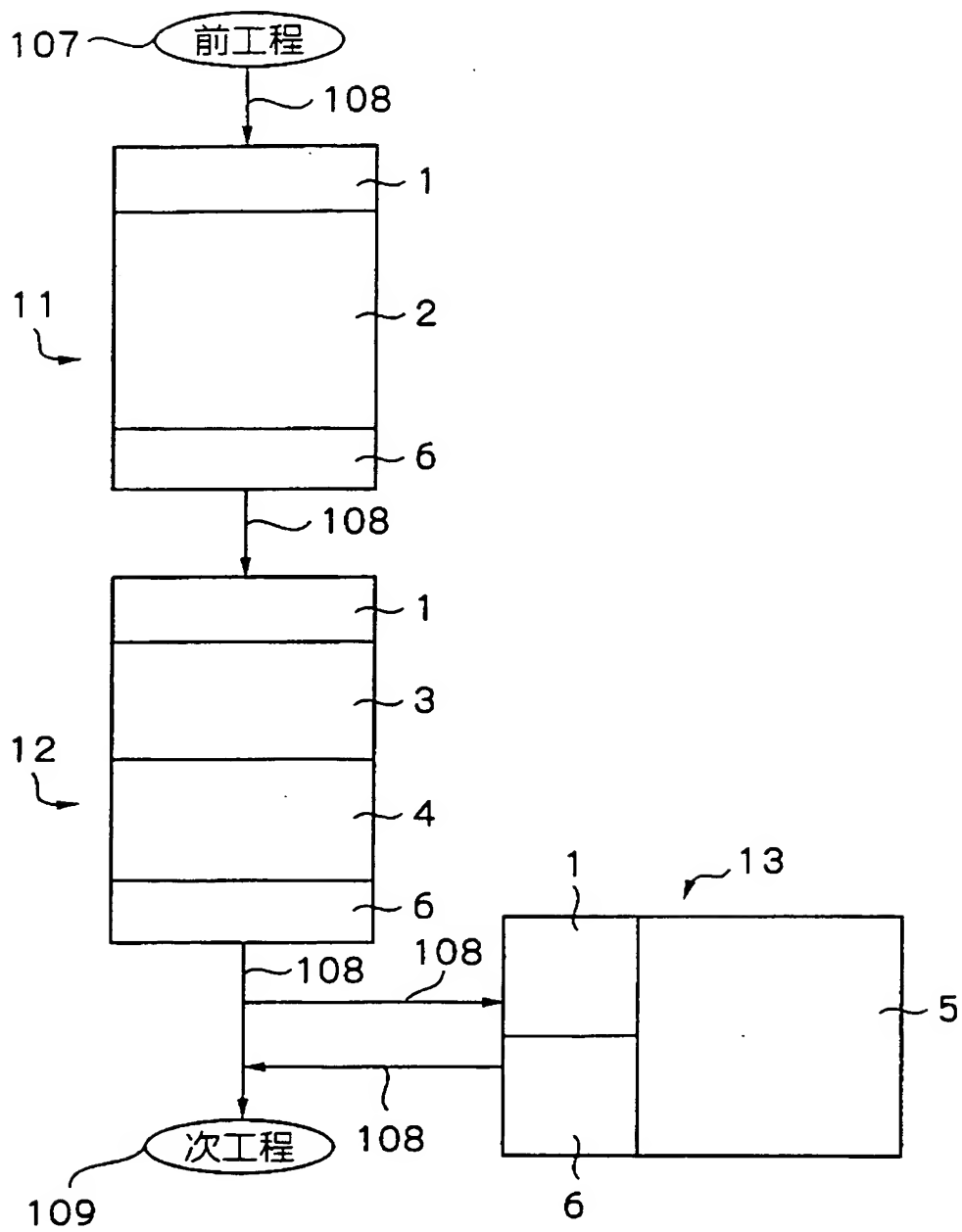
【図 1】



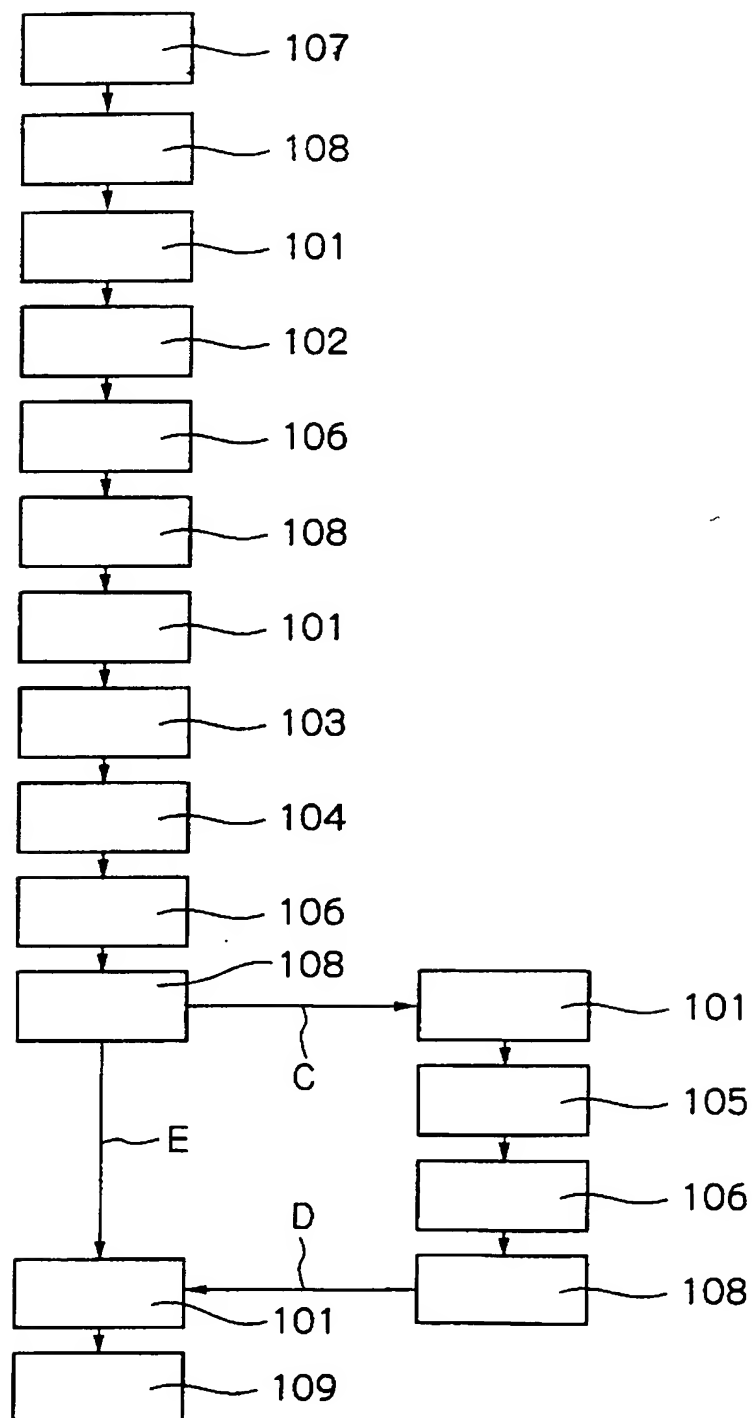
【図 2】



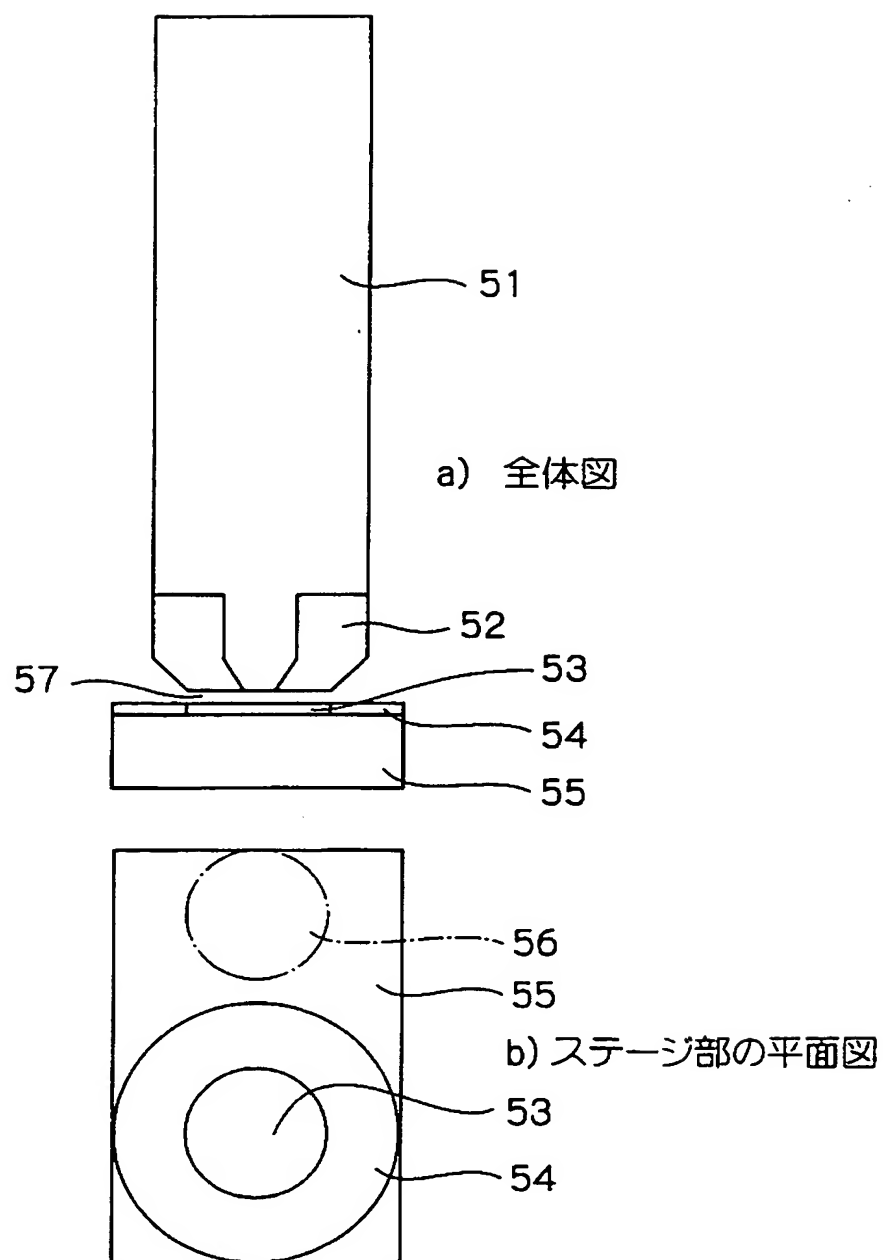
【図 3】



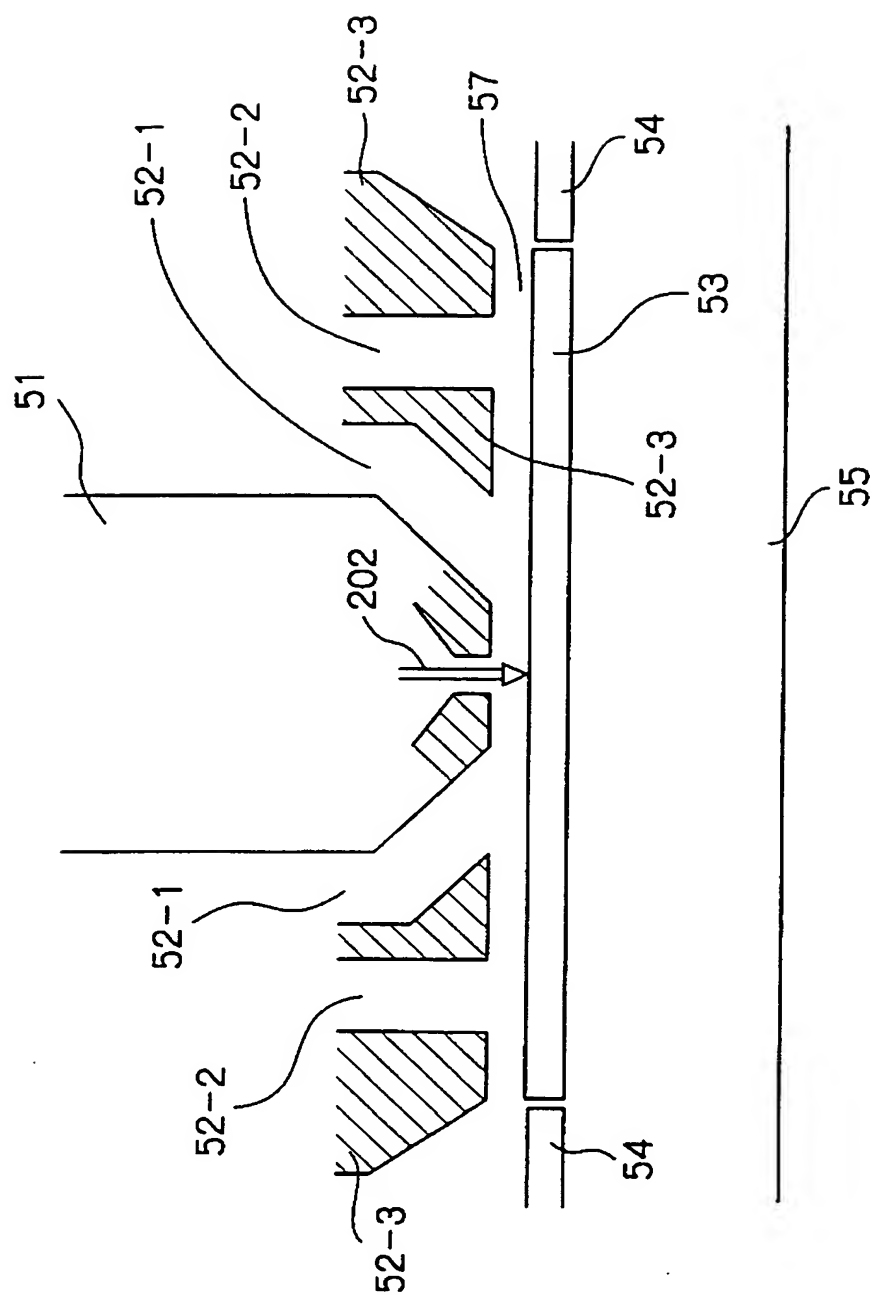
【図 4】



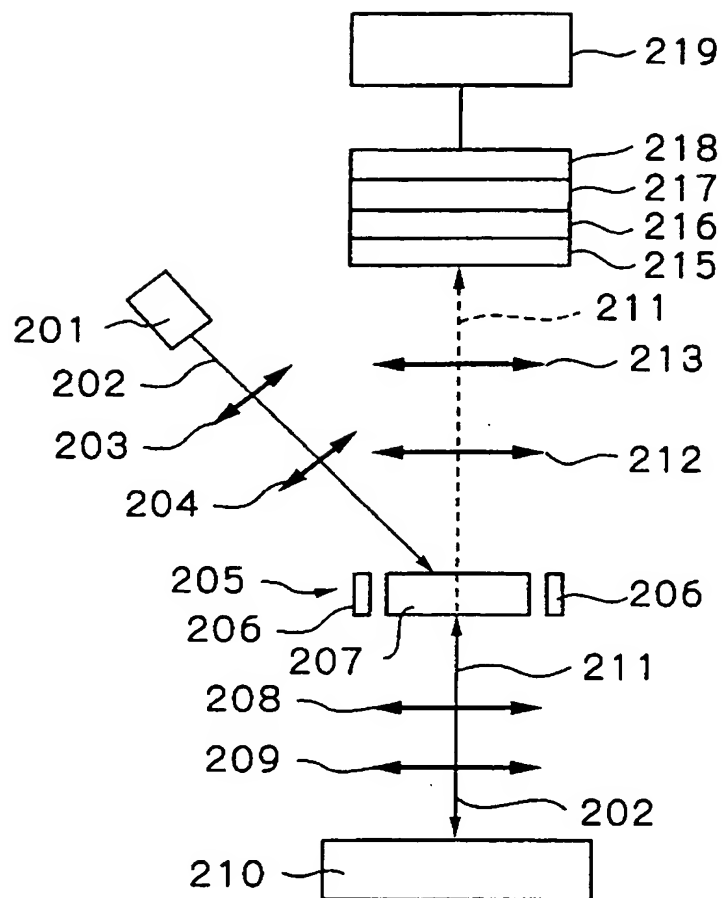
【図 5】



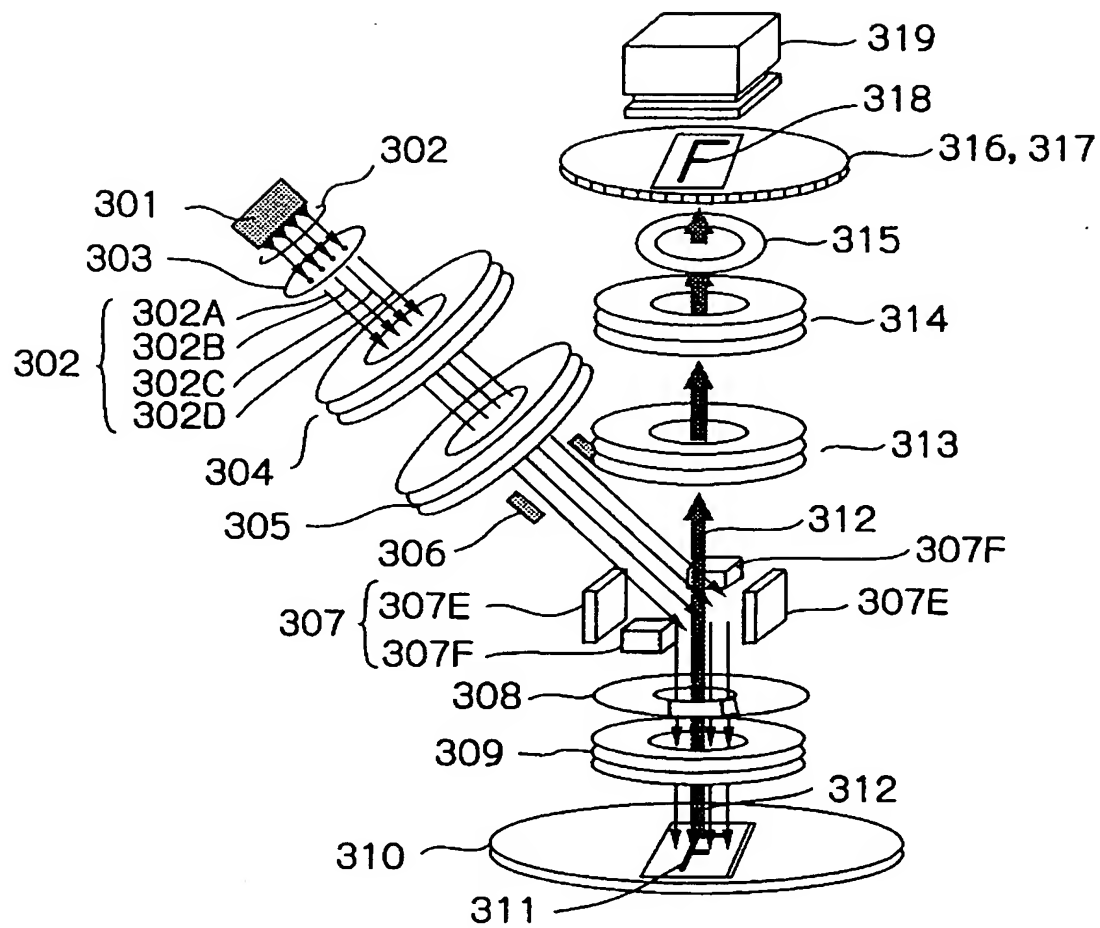
【図 6】



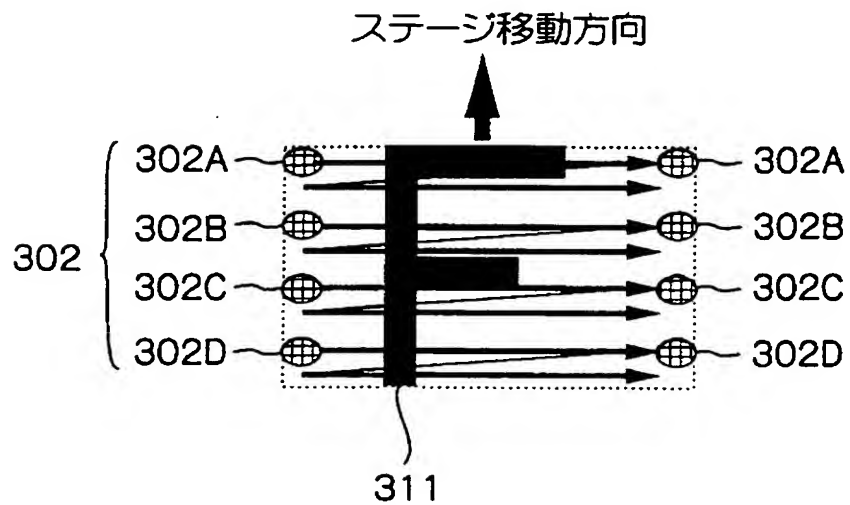
【図 7】



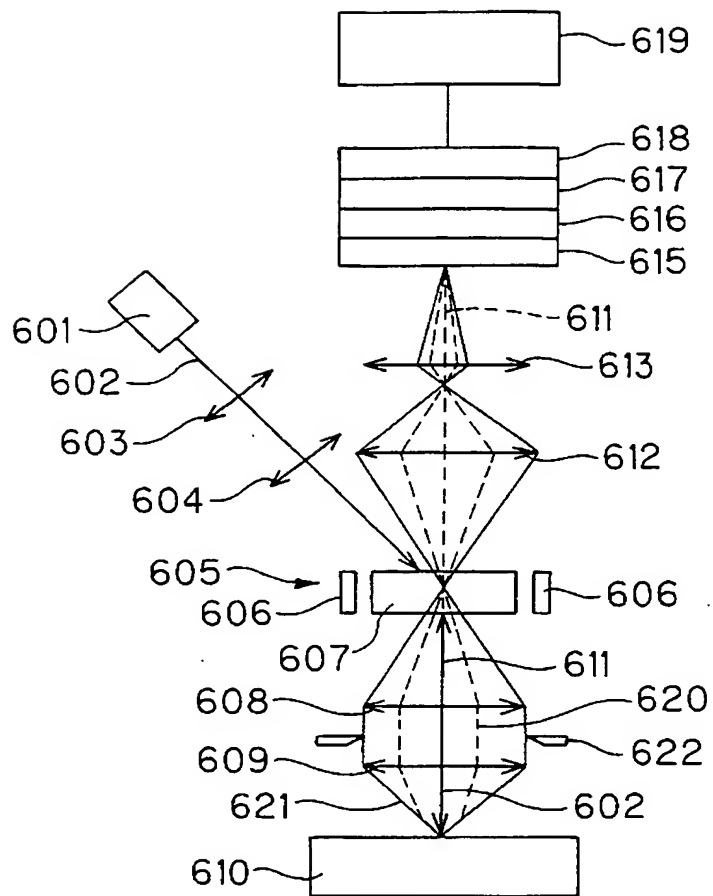
【図8】



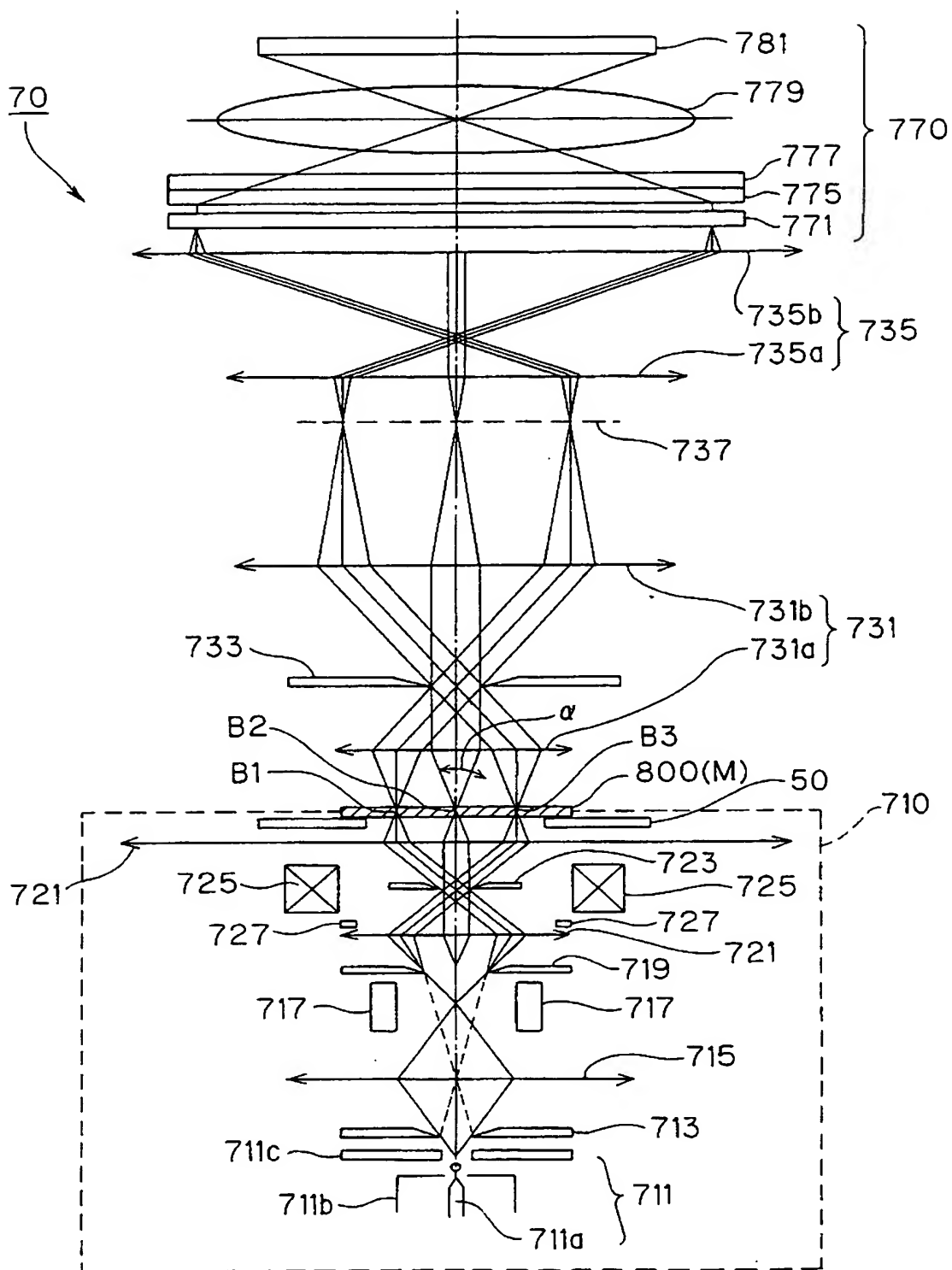
【図9】



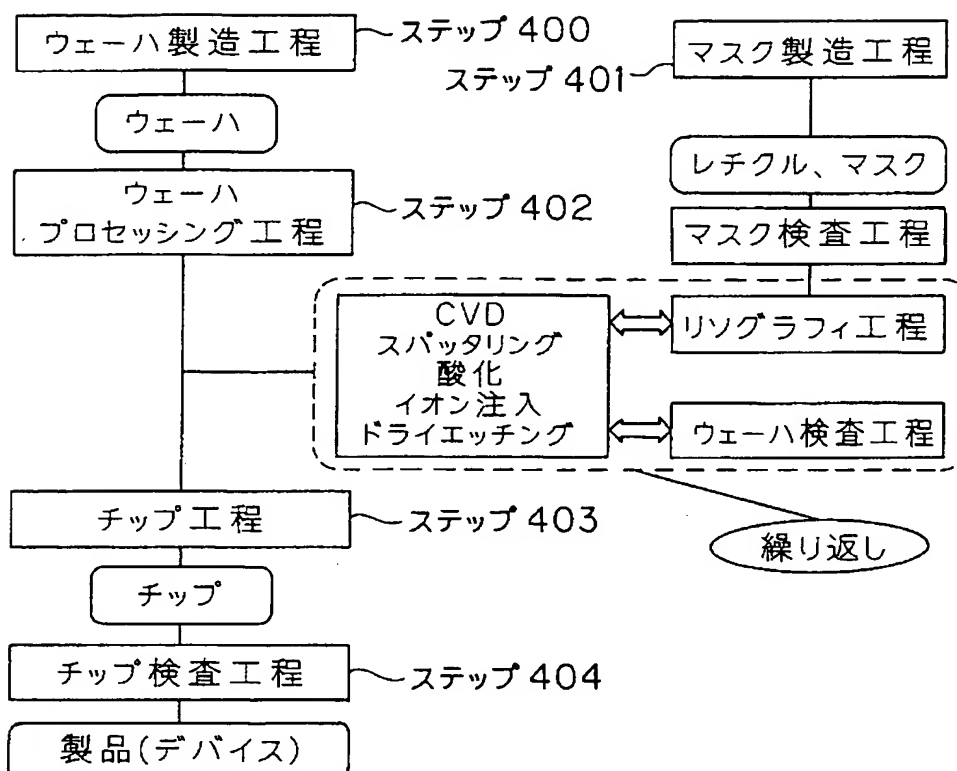
【図 10】



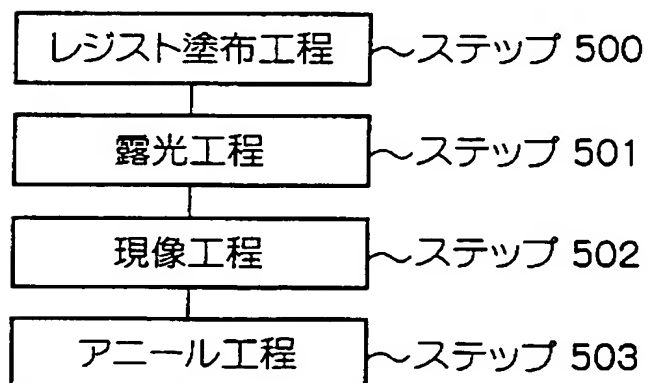
【図 1 1】



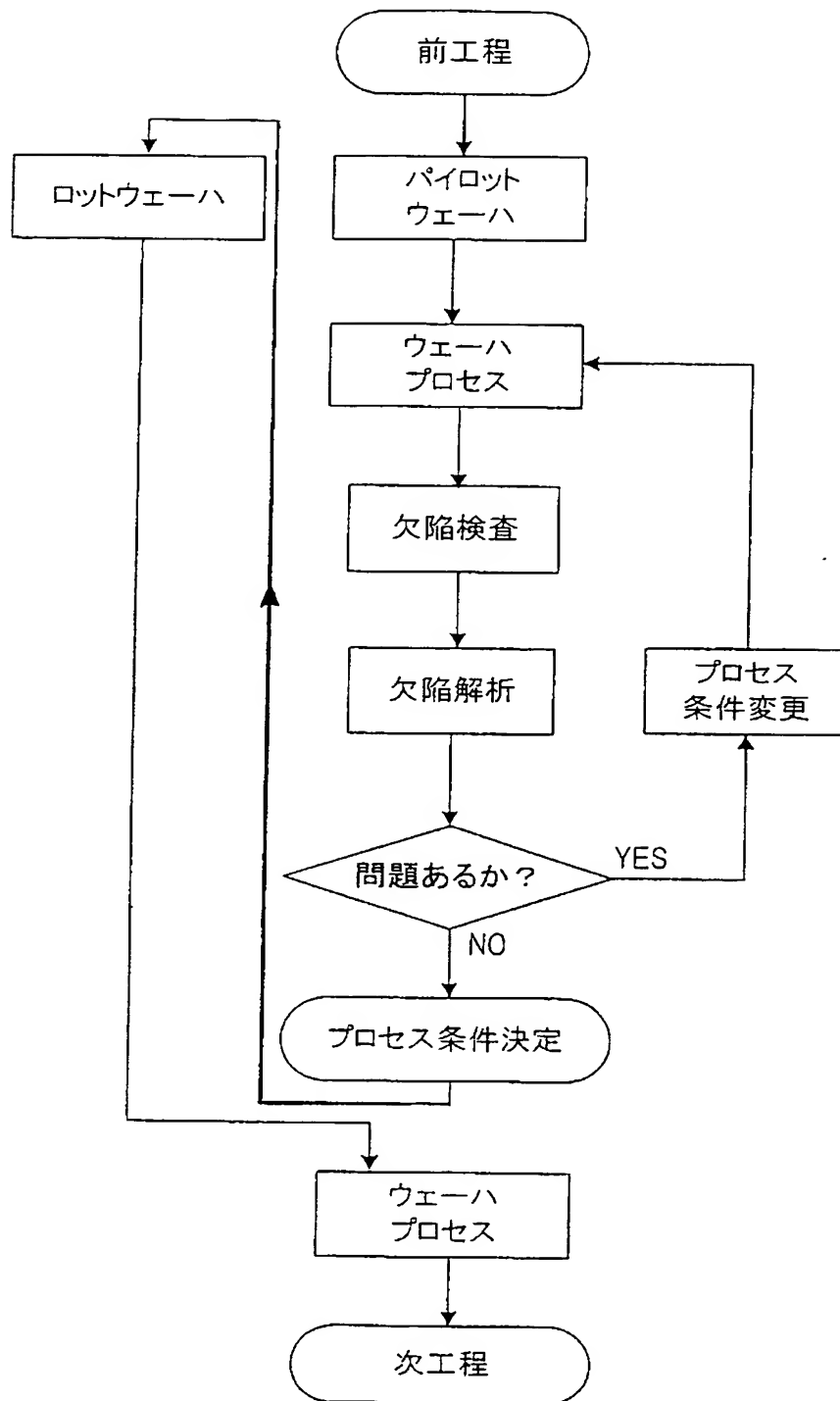
【図 12】



【図 13】



【図 14】



【書類名】 要約書

【要約】

【課題】 ウェーハ等の試料のための化学的機械研磨装置等の半導体製造装置と検査装置とにおける試料ロード手段および試料アンロード手段の共有化により、各装置間の試料輸送手段を省き、設置面積を減少させ、総費用を低減させ、試料汚染の確率を低くする。

【解決手段】 ウェーハ等の試料のための化学的機械研磨装置 100 に、検査装置 25 を内蔵させる。研磨装置 100 はさらに、ロードユニット 21、化学的機械研磨ユニット 22、洗浄ユニット 23、乾燥ユニット 24 およびアンロードユニット 26 を備える。化学的機械研磨装置 100 は、前工程 107 から試料を受け取り、研磨装置 100 内の上記各ユニットによって各処理を行い、処理済みの試料を次工程 109 へと送る。各ユニット間の移動に試料ロード手段および試料アンロード手段ならびに輸送手段は必要としない。ステンシルマスクに裏側から面状のビームを照射し、透過ビームを写像投影し、TDI 検出器で検出するので多数の画素を同時に画像化できるので高スループットで検査ができる。

【選択図】 図 1

特願 2 0 0 2 - 3 1 9 6 8 7

出 願 人 履 歷 情 報

識別番号

[0 0 0 0 0 0 2 3 9]

1. 変更年月日

1 9 9 0 年 8 月 3 1 日

[変更理由]

新規登録

住 所

東京都大田区羽田旭町 1 1 番 1 号

氏 名

株式会社荏原製作所